

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-017130

(43)Date of publication of application : 17.01.1997

(51)Int.Cl. G11B 20/14  
G11B 7/00  
G11B 20/18  
G11B 20/18

(21)Application number : 07-161143

(71)Applicant : FUJITSU LTD

(22)Date of filing : 27.06.1995

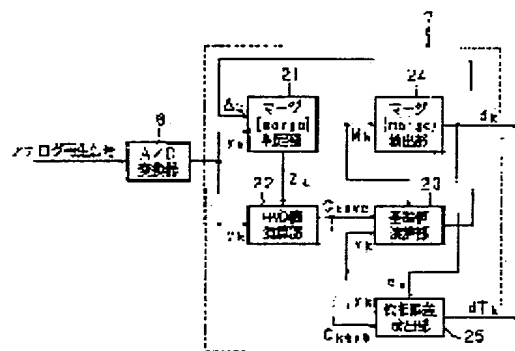
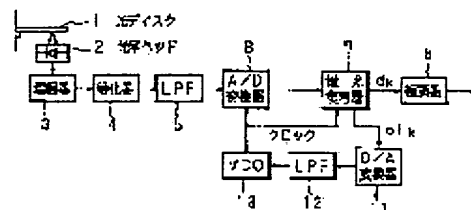
(72)Inventor : TAGUCHI MASAKAZU  
IZUMI HARUHIKO

## (54) DATA REPRODUCING APPARATUS

## (57)Abstract:

**PURPOSE:** To suppress the effect on a clock signal for synchronization and the propagation of the maximum likelihood decoded error by providing an error detector, which detects the phase error of a synchronization clock signal and a point for sampling a reproduction signal, in a maximum likelihood decoder in a data reproducing apparatus.

**CONSTITUTION:** A phase error detector 25 is provided in a maximum likelihood decoder 7 in the data reproducing apparatus for an optical disk 1. The error detector 25 obtains phase error data, and the data are converted into the error signal in a D/A converter 11. For the error signal, the phase of a reference clock signal is adjusted in an LPF12 and a VCO13. The clock signal is supplied to an A/D converter 6 and the maximum likelihood decoder 7. In synchronization with the clock signal, the sampling in the converter 6 and the detection of the phase error data in the decoder 7 are performed. When an error has occurred in the maximum likelihood decoding, the sampling value is obtained by the phase, wherein phase error is corrected, and the phase deviation of the synchronized clock signal is automatically compensated. Therefore, the propagation of the errors is little.



## LEGAL STATUS

[Date of request for examination] 21.10.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3015832

[Date of registration] 24.12.1999

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-17130

(43) 公開日 平成9年(1997)1月17日

(51) Int.Cl. <sup>8</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 1 1 B 20/14	3 5 1	9463-5D	G 1 1 B 20/14	3 5 1 A
7/00		9464-5D	7/00	T
20/18	5 3 4	9558-5D	20/18	5 3 4 A
	5 7 2	9558-5D		5 7 2 C
		9558-5D		5 7 2 F

審査請求 未請求 請求項の数 4 O L (全 17 頁)

(21) 出願番号 特願平7-161143

(22) 出願日 平成7年(1995)6月27日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 田口 雅一

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72) 発明者 和泉 晴彦

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(74) 代理人 弁理士 河野 登夫

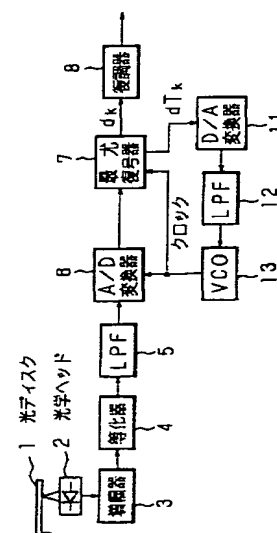
(54) 【発明の名称】 データ再生装置

(57) 【要約】

【目的】 最尤復号時にエラーが発生しても、そのエラーがA/D変換器及び最尤復号器の動作を制御する同期用のクロック信号に影響を及ぼして最尤復号エラーが伝搬することを抑制できる光ディスクのデータ再生装置を提供する。

【構成】 記録すべきデータを所定のパーシャルレスポンス特性に応じて変調して得られる信号を記録した光ディスク1から記録すべきデータを再生するデータ再生装置において、光ディスク1から信号を再生する光学ヘッド2と、クロックを生成するVCO13と、再生した信号からこのクロックに同期してサンプリング値を得るA/D変換器6と、このクロックに同期してサンプリング値に基づき最尤復号データを検出する最尤復号器7と、最尤復号器7からの復号データを復調する復調器8とを備え、最尤復号器7に、クロックと再生信号がサンプリングされるべき点との位相誤差を検出する位相誤差検出部と、検出された位相誤差を修正する位相誤差修正部とを設ける。

最尤復号による光ディスクの再生系（前後エッジ混合）の構成図



## 【特許請求の範囲】

【請求項1】 記録すべきデータを所定のパーシャルレスポンス特性に応じて変調して得られる信号を記録した光ディスクから前記データを再生するデータ再生装置において、前記光ディスクから信号を再生する信号再生手段と、同期クロック信号を生成するクロック信号生成手段と、再生した信号から該クロック信号生成手段からの同期クロック信号に同期してサンプリング値を得るサンプリング手段と、前記同期クロック信号に同期して前記サンプリング手段からのサンプリング値に基づき最尤復号データを検出する最尤復号手段と、前記同期クロック信号と再生信号がサンプリングされるべき時点との位相誤差を検出する位相誤差検出手段と、該位相誤差検出手段にて検出された位相誤差を修正する位相誤差修正手段とを備えることを特徴とするデータ再生装置。

【請求項2】 前記位相誤差検出手段は、再生信号の前エッジの位相誤差と後エッジの位相誤差とを独立に検出し、前記位相誤差修正手段は、各位相誤差を独立に修正するように構成したことを特徴とする請求項1記載のデータ再生装置。

【請求項3】 前記位相誤差修正手段は、検出された位相誤差の極性に基づいて位相誤差を修正するように構成したことを特徴とする請求項1または2記載のデータ再生装置。

【請求項4】 前記位相誤差修正手段は、検出された位相誤差の大きさを認識するための閾値レベルを設定していることを特徴とする請求項1、2または3記載のデータ再生装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、光ディスクのデータを再生するデータ再生装置に関する。

## 【0002】

【従来の技術】 近年、コンピュータの外部記憶媒体として、光ディスクが脚光を浴びており、光ディスクは、急速に発展するマルチメディアの中で増加するデータを格納しておくメモリの中心的存在として位置付けられており、その大容量化の要望が高まっている。光ディスクの記録方式は記録密度と密接な関係があり、大容量化つまり記録密度の向上を図る記録方式として、記録ビットの両端に記録データを対応させるエッジポジション記録方式がある。

【0003】 エッジポジション記録方式に従って記録された記録データを再生する方式として、PRML (Partial Response Maximum Likelihood) というデータの再生技術が検討されている。このPRML再生技術は、パーシャルレスポンス特性にて変調記録された情報を最尤復号(ヒタビ復号)法を用いて復調する技術である。まず、記録データに走長制限を加えパーシャルレスポンス特性に応じて変調した信号を光ディスクに記録してお

き、光ディスクから得られた再生信号をアナログ/デジタル(A/D)変換器によってサンプリングし、そのサンプリング値から最も確からしい(最尤)信号状態の遷移を所定のアルゴリズムに従って確定し、その確定された信号状態の遷移に基づいて再生データを確定し、その確定された再生データから元の記録データを復調する。

【0004】 図1は、本発明者等が特願平6-225433号に提案した、従来の光ディスクの最尤復号の再生系の構成を示す図である。図1において、1は例えば1/7走長制限が行われパーシャルレスポンスクラス1(PR(1,1))の特性に応じて変調された記録データが記録されている光ディスクである。光ディスク1の下方には、光ディスク1の記録データに対応した再生信号を得る光学ヘッド2が設けられており、光学ヘッド2は、再生信号を増幅器3に出力する。増幅器3は入力された再生信号を増幅して等化器4へ出力する。等化器4は、増幅された再生信号の波形を整形してローパスフィルタ(LPF)5に供給する。LPF5は、所定周波数以上の高周波成分を遮断して、低周波域の再生信号をA/D変換器6に出力する。A/D変換器6は、整形された再生信号をサンプリングしそのサンプリング値を最尤復号器7に出力する。

【0005】 最尤復号器7は、再生信号のサンプリング値に基づいて、再生されるべき最も確からしいデータである最尤復号データ $d_r$ と、後述する位相誤差データ $d_T$ とを生成し、最尤復号データ $d_r$ を復調器8に、位相誤差データ $d_T$ をD/A変換器11にそれぞれ出力する。復調器8は、この最尤復号データ $d_r$ に対して1/7走長制限復調を行って最終的な再生信号を得る。

【0006】 D/A変換器11は、位相誤差データ $d_T$ を位相誤差信号(矩形波信号)に変換し、ローパスフィルタ(LPF)12に供給する。LPF12は、位相誤差信号を電圧レベルに変換して、電圧制御発振器(VCO)13に出力する。VCO13は、データ記録用の同期信号と同じクロック信号を基準クロック信号として生成し、その基準クロック信号の位相を入力された電圧レベルに応じて制御し、制御したクロック信号をA/D変換器6と最尤復号器7とに出力する。A/D変換器6及び最尤復号器7は、VCO13からのこのクロック信号に同期して動作する。

【0007】 図2は、最尤復号器7の内部構成を示す図であり、最尤復号器7は、マージ(merge)判定部21と、中心値演算部22と、基準値演算部23と、マージ(merge)検出部24と、位相誤差検出部25とを有する。各部分の説明を行う前に、マージ(merge)の定義について説明する。

【0008】 最尤復号器7は、再生信号のA/D変換器6によるサンプリング値を記録データに復号するが、入力信号から確からしいデータを検出したときに、その検

出データに至る最も確からしいデータ遷移パスを確定し、そのパス上のデータを再生すべき記録信号データとして確定する。ここで、記録データはパーシャルレスポンスクラス1の特性に対応しているため、記録信号データ“+1”と“0”との間においては、“1”から“1”へのデータ遷移パス、“0”から“0”へのデータ遷移パス、“1”から“0”へのデータ遷移パス及び“0”から“1”へのデータ遷移パスをとり得る。そして、“1”から“1”へのデータ遷移パスが見られるデータ遷移の状態を+merge(プラスマージ)と定義する。また、“0”から“0”へのデータ遷移パスが見られるデータ遷移の状態を-merge(マイナスマージ)と定義する。また、“0”から“1”及び“1”から“0”への遷移パスが見られるデータ遷移の状態をno merge(ノーマージ)と定義する。

【0009】図3、図4、図5、図6、図7は、マージ判定部21、中心値演算部22、基準値演算部23、マージ検出部24、位相誤差検出部25におけるそれぞれの動作手順を示すフローチャートである。

【0010】マージ判定部21は、A/D変換器6からのサンプリングデータ $y_k$ と後述する基準値演算部23からの基準値 $\Delta_{k-1}$ とを用いて、当該サンプリングデータ $y_k$ に対するマージ判定を行い、その判定値 $M_k$ を出力する。このマージ判定部21は、図3に示すフローチャートに従った処理を行う。A/D変換器6から新たなサンプリングデータ(入力データ) $y_k$ を入力すると(ステップS1)、その入力データ $y_k$ と基準値 $\Delta_{k-1}$ とを用いて $Z_k$ を $Z_k = y_k - \Delta_{k-1}$ として演算する(ステップS2)。 $Z_k$ の値に応じて+merge、-merge、no mergeを判定する(ステップS3)。 $-merge(Z_k < -1)$ のとき判定値 $M_k = (m_{k1}, m_{k2}) = 10$ と設定し(ステップS4)、no merge( $-1 \leq Z_k \leq 1$ )のとき判定値 $M_k = 00$ と設定し(ステップS5)、+merge( $Z_k > 1$ )のとき判定値 $M_k = 01$ と設定する(ステップS6)。そして、設定した判定値 $M_k$ を、基準値演算部23及びマージ検出部24に出力する(ステップS7)。

【0011】中心値演算部22は、A/D変換器6からのサンプリングデータ $y_k$ とマージ判定部21からの $Z_k$ とを用いて、再生信号の中心レベルである中心値 $C_{k-1}$ を演算する。この中心値演算部22は、図4に示すフローチャートに従った処理を行う。A/D変換器6から新たなサンプリングデータ(入力データ) $y_k$ を入力すると(ステップS11)、 $Z_k$ の値を判定する(ステップS12)。そして、 $Z_k$ の値に応じた中心値データ $C_{k-1}$ を演算する。 $Z_k < -2$ の場合には、中心値データ $C_{k-1}$ を $C_{k-1} = y_k + 2$ に従って演算し(ステップS13)、 $-2 \leq Z_k \leq 2$ の場合には、中心値データ $C_{k-1}$ を $C_{k-1} = C_{k-1, \dots, k}$ に従って演算し(ステップS14)、 $Z_k > 2$ の場合には、中心値データ $C_{k-1}$ を $C_{k-1} = y_k - 2$ に従って演算する(ステップS15)。 $Z_k > 2$ の場合とは、確実に

入力データ $y_k$ が+mergeの状態であるので、その入力データ $y_k$ から理想的な振幅値“2”を減ずることにより、中心値データ $C_{k-1}$ を求める。 $Z_k < -2$ の場合とは、確実に入力データ $y_k$ が-mergeの状態であるので、その入力データ $y_k$ から理想的な負の振幅値“-2”を減ずることにより、中心値データ $C_{k-1}$ を求める。また、 $-2 \leq Z_k \leq 2$ の場合とは、確実に+mergeまたは-mergeと判定できない場合(no mergeを含む)であるので、後述するように演算された前回の中心値 $C_{k-1, \dots, k}$ を中心値データ $C_{k-1}$ として用いる。上記のように演算された中心値データ $C_{k-1}$ と前回得られている中心値 $C_{k-1, \dots, k}$ とを用いて、今回の中心値 $C_{k, \dots, k}$ を $C_{k, \dots, k} = [(n-1)C_{k-1, \dots, k} + C_{k-1}] / n$ に従って演算する(ステップS16)。このように演算される中心値 $C_{k, \dots, k}$ は、 $n$ 個の中心値データ $C_{k-1}$ の平均値に相当する。中心値 $C_{k, \dots, k}$ を連ねた曲線は再生信号の中心レベルを表わす。

【0012】基準値演算部23は、A/D変換器6からのサンプリングデータ $y_k$ とマージ判定部21からの判定値 $M_k$ と中心値演算部22からの中心値 $C_{k, \dots, k}$ とを用いて、基準値 $\Delta_{k-1}$ を演算する。この基準値演算部23は、図5に示すフローチャートに従った処理を行う。A/D変換器6から新たなサンプリングデータ(入力データ) $y_k$ を入力すると(ステップS21)、判定値 $M_k$ の値を判定する(ステップS22)そして、判定値 $M_k$ に応じた基準値 $\Delta_{k-1}$ を演算する。判定値 $M_k = 10(Z_k < -1: -merge)$ の場合、基準値 $\Delta_{k-1} = 2C_{k, \dots, k} - y_k - 1$ を演算し(ステップS23)、判定値 $M_k = 00(-1 \leq Z_k \leq 1: no merge)$ の場合、基準値 $\Delta_{k-1} = 2C_{k, \dots, k} - \Delta_{k-1}$ を演算し(ステップS24)、判定値 $M_k = 01(Z_k > 1: +merge)$ の場合、基準値 $\Delta_{k-1} = 2C_{k, \dots, k} - y_k + 1$ を演算する(ステップS25)。そして演算した基準値 $\Delta_{k-1}$ をマージ判定部21に出力する(ステップS26)。

【0013】マージ検出部24は、マージ判定部21からの判定値 $M_k$ に基づいてサンプリングデータ $y_k$ の-mergeから+mergeへの変化及び+mergeから-mergeへの変化を検出する。マージ検出部24は、図6に示すフローチャートに従った処理を行う。マージ判定部21から新たな判定値 $M_k$ を入力すると(ステップS31)、変数 $A_k = (a_{k1}, a_{k2}) \neq (0, 0), (1, 1)$ を定義し、 $M_k$ の値を判定する(ステップS32)。 $M_k = A_k(+mergeまたは-mergeで変化なし)$ 及び $M_k = 00(no merge)$ の場合、前回の変数 $A_k$ を変化させないで $A_{k-1} = A_k$ とする(ステップS33)。また、 $M_k \neq A_k(+mergeから-mergeへの変化または-mergeから+mergeへの変化)$ の場合、変数 $A_{k-1}$ を前回の判定値 $M_k$ に設定して $A_{k-1} = M_k$ とする(ステップS34)。そして、最尤復号データ $d_k$ を、以下の式(1)に従って演算して復調器8に出力する(ステップS35)。

【0014】

【数1】

$$\begin{aligned}
 d_k &= def_k + der_k \\
 &= (a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2}) + (\overline{a_{k1}} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}}) \\
 &\quad \dots (1)
 \end{aligned}$$

【0015】no merge及び+merge または-merge で変化がない場合には、式(1)より $d_k = 0$ となり、サンプリングデータ $y_k$ の+merge から-merge への変化及び-merge から+merge への変化がある場合には、式(1)より $d_k = 1$ となる。

【0016】位相誤差検出部25は、A/D変換器6からのサンプリングデータ $y_k$ と中心値演算部22からの中心値 $C_{k-1, \dots}$ とマージ検出部24からの最尤復号データ $d_k$ とに基づいて位相誤差データ $dT_k$ を演算する。この位相誤差検出部25は、図7に示すフローチャートに従った処理を行う。クロックタイミング $k$ でマージ検出部24から新たな最尤復号データ $d_k$ （前エッジ最尤復号データ $def_k$ （“1”または“0”）及び後エッジ最尤復号データ $der_k$ （“1”または“0”））を入力すると（ステップS41）、前エッジ位相誤差データ $dTf_k$ を、前のクロックタイミング $k-1$ にて得られた中心値 $C_{k-1, \dots}$ 及びサンプリングデータ $y_{k-1}$ と前エッジ最尤復号データ $def_k$ とを用いて、 $dTf_k = (C_{k-1, \dots} - y_{k-1}) \cdot def_k$ にて演算し、また、後エッジ位相誤差データ $dTr_k$ を、前のクロックタイミング $k-1$ にて得られた中心値 $C_{k-1, \dots}$ 及びサンプリングデータ $y_{k-1}$ と後エッジ最尤復号データ $der_k$ とを用いて、 $dTr_k = (y_{k-1} - C_{k-1, \dots}) \cdot der_k$ にて演算する（ステップS42）。前エッジ最尤復号データ $def_k$ は、再生信号の前エッジ点（立ち上がり点）のみで“1”となるので、前エッジ位相誤差データ $dTf_k$ は、前エッジ点での再生信号の中心値とサンプリングデータとの差に対応することになる。また、同様に、後エッジ位相誤差データ $dTr_k$ は、後エッジ点（立ち下がり点）での再生信号の中心値とサンプリングデータとの差に対応する。そして、位相誤差データ $dT_k$ を、上記前エッジ位相誤差データ $dTf_k$ と後エッジ位相誤差データ $dTr_k$ との和によって求め（ステップS43）、得られた位相誤差データ $dT_k$ をD/A変換器11に出力する（ステップS44）。

【0017】次に、動作について説明する。光学ヘッド2にて光ディスク1から得られた最尤復号に対応したバーチャルレスポンス特性の再生信号が、増幅器3、等化器4、LPF5を経由して、A/D変換器6に供給される。A/D変換器6にてVCO13からのクロック信号に同期して再生信号のサンプリング値が得られ、得られたサンプリング値は最尤復号器7に供給される。最尤復号器7ではそのマージ判定部21、中心値演算部22、基準値演算部23、マージ検出部24にて、図3、図4、図5、図6のフローチャートに従った処理が行われて、最尤復号

データ $d_k$ が得られ、得られた最尤復号データ $d_k$ が復調器8に出力される。なお、この最尤復号器7における動作もVCO13からのクロック信号に同期して行われる。

10 【0018】また、最尤復号器7ではその位相誤差検出部25にて、図7のフローチャートに従った処理が行われて、位相誤差データ $dT_k$ が得られ、得られた位相誤差データ $dT_k$ がD/A変換器11に出力される。その位相誤差データ $dT_k$ はD/A変換器11にて位相誤差信号に変換される。位相誤差信号はLPF12によって更に電圧レベルに変換される。そして、変換されたその電圧レベルに応じてVCO13にて基準クロック信号の位相が調整され、調整後のクロック信号がA/D変換器6及び最尤復号器7に供給される。

20 【0019】図8は、位相誤差制御電圧の発生例を示す図である。図8(a)は、実際のクロック信号の位相（●印）と再生信号の理想的なサンプリング点（○印）との間の位相誤差 $d\tau$ が正（+）である場合を示している。この場合、エッジ点に対応したタイミング毎に位相誤差 $d\tau$ に対応した正（+）の振幅値となる位相誤差信号がD/A変換器11から出力され、その位相誤差信号がLPF12にてフィルタリングされてVCO13への入力信号が得られる。一方、図8(b)は、実際のクロック信号の位相（●印）と再生信号の理想的なサンプリング点（○印）との間の位相誤差 $d\tau$ が負（-）である場合を示している。この場合、エッジ点に対応したタイミング毎に位相誤差 $d\tau$ に対応した負（-）の振幅値となる位相誤差信号がD/A変換器11から出力され、その位相誤差信号がLPF12にてフィルタリングされてVCO13への入力信号が得られる。このように最尤復号検出から最尤復号データ点における位相誤差を検出し、この位相誤差を用いることで誤差を補正する。

30 【0020】このクロック信号に同期して、上述したA/D変換器6でのサンプリング動作と、最尤復号器7での最尤復号データ $d_k$ 及び位相誤差データ $dT_k$ の検出動作が行われる。復調器8に供給された最尤復号データ $d_k$ は、1/7走長制限復調が行われて元の記録データが再生される。

40 【0021】図1に示す構成は前エッジ（再生信号の立ち上がりに対応）と後エッジ（再生信号の立ち下がりに対応）とを混在して検出する場合の再生系である。これに対して、再生波形の前エッジ及び後エッジに対応した信号をそれぞれ独立に検出し、これらのそれぞれの信号から独立にクロック信号の再生及びクロック信号によるデータ再生を行う構成にした再生系が知られており、こ

の前後エッジ独立検出方式の再生系についても、前述した特願平6-225433号に提案している。

【0022】図9は、このような前後エッジ独立検出方式における再生系の構成図である。図9において図1と同一番号を付した部分は同一部分を示している。A/D変換器6a、最尤復号器7a、D/A変換器11a、LPF12a、VCO13aにて前エッジにおける最尤復号データ検出系を構成し、A/D変換器6b、最尤復号器7b、D/A変換器11b、LPF12b、VCO13bにて後エッジにおける最尤復号データ検出系を構成している。A/D変換器6a、6b、D/A変換器11a、11b、LPF12a、12b、VCO13a、13bは、それぞれ、前述した図1に示す構成におけるA/D変換器6、D/A変換器11、LPF12、VCO13と実質的に同じものである。

【0023】また、最尤復号器7a、7bの構成も、前述した図1における最尤復号器7の構成（図2参照）と同様である。但し、図9に示す例では、前エッジと後エッジとで独立に対応している。従って、前エッジ系の最尤復号器7aでは、マージ検出部24から前エッジ最尤復号データdef<sub>k</sub>が出力され、位相誤差検出部25から前エッジ位相誤差データdTf<sub>k</sub>が出力される。一方、後エッジ系の最尤復号器7bでは、マージ検出部24から後エッジ最尤復号データder<sub>k</sub>が出力され、位相誤差検出部25から後エッジ位相誤差データdTr<sub>k</sub>が出力される。

【0024】図10(a)、(b)はそれぞれ前エッジ系、後エッジ系の位相誤差検出部25における動作手順を示すフローチャートである。図10(a)に示す前エッジ系の位相誤差検出では、新たな前エッジ最尤復号データdef<sub>k</sub>を入力すると（ステップ51）、前エッジ位相誤差データdTf<sub>k</sub>を $dTf_k = (C_{k-1, \dots} - y_{k-1}) \cdot def_k$ にて演算し（ステップ52）、求めたdTf<sub>k</sub>をD/A変換器11aに出力する（ステップ53）。一方、図10(b)に示す後エッジ系の位相誤差検出では、新たな後エッジ最尤復号データder<sub>k</sub>を入力すると（ステップ61）、後エッジ位相誤差データdTr<sub>k</sub>を $dTr_k = (y_{k-1} - C_{k-1, \dots}) \cdot der_k$ にて演算し（ステップ62）、求めたdTr<sub>k</sub>をD/A変換器11bに出力する（ステップ63）。

【0025】両最尤復号器7a、7bからの前エッジ最尤復号データdef<sub>k</sub>、後エッジ最尤復号データder<sub>k</sub>は、例えばFIFO（First-In First-Out）メモリを利用して構成されている合成器9に、前エッジ最尤復号データdef<sub>k</sub>がVCO13aからの前エッジクロック信号に同期し、また、後エッジ最尤復号データder<sub>k</sub>がVCO13bからの後エッジクロック信号に同期して、入力される。そして、前エッジ最尤復号データdef<sub>k</sub>及び後エッジ最尤復号データder<sub>k</sub>が前エッジクロック信号または後エッジクロック信号の何れかに同期して交互に合成器9から読み出されて合成した最尤復号データd<sub>k</sub>となる。その最尤復号データd<sub>k</sub>は、図1に示す例

と同様に、復調器8にて元の記録信号に復調される。

【0026】上述したような特願平6-225433号に開示されている再生系にあっては、再生信号の変動が反映されるその中心値を用いて演算された基準値Δ<sub>k</sub>とサンプリング値y<sub>k</sub>との相対的なレベル関係に基づいて再生されるべきデータの遷移状態を判定するので、再生信号が変動しても正確なデータの再生が可能である。また、最尤復号器7（7a、7b）の位相誤差検出部25、D/A変換器11（11a、11b）、LPF12（12a、12b）及びVCO13（13a、13b）によって所謂PLL回路が構成され、再生信号に正しく同期したクロック信号を得ることができる。

【0027】

【発明が解決しようとする課題】ところで、A/D変換器及び最尤復号器を動作させるためのクロック信号を得る方法として、上述したような位相誤差信号同期以外にアナログの再生信号を2値化回路でスライス検出して得られる同期用信号をPLL回路に通してクロック信号を得る方法もある。しかし、このような場合には、スライスレベルの変動または回路素子の遅延によって、A/D変換、最尤復号器に供給されるクロック信号には位相ずれが発生し、最適な位相でA/D変換されないという問題がある。

【0028】一方、上述した例では、最尤復号器においてサンプリングデータと最尤復号データと再生信号の中心値とから位相誤差を検出し、その位相誤差を用いるPLL回路の構成にてクロック信号の位相ずれを補償する。このように、クロック信号の位相と再生信号のサンプリングされるべき点の位相との誤差をなくすようにクロック信号の位相調整が行われるので、回路素子の遅延時間等に起因してクロック信号と再生信号のサンプリングされるべき点とがずれたとしても、その位相誤差は修正され、正確なデータの再生を行える。

【0029】しかし、この方式では、最尤復号時に雑音、エッジシフト、媒体欠陥等の原因によりエラーが発生した場合、得られる同期用のクロック信号に影響を与える問題が生じる。図11は、その問題点を示す図である。図11(a)は正常に位相誤差信号によってクロック信号の位相誤差をキャンセルするように動作している図である。図11(a)のように位相誤差信号は、クロックずれにより増加し、その後、その位相誤差信号によって位相ずれが補償されるために位相誤差信号は小さくなる。図11(b)に検出エラーが発生した場合を示す。検出エラーが発生すると検出した最尤復号データが1ビットずれるため位相誤差信号は逆位相に発生する。この逆位相の位相誤差信号が大きいと、図11(c)に示すようにVCOの制御電圧が振られてクロック信号がずれ、エラー伝搬が発生するという問題がある。

【0030】本発明は斯かる問題に鑑みてなされたものであり、最尤復号時にエラーが発生しても、そのエラー

がA/D変換器及び最尤復号器の動作を制御する同期用のクロック信号に影響を及ぼして最尤復号エラーが伝搬することを抑制できる光ディスクのデータ再生装置を提供することを目的とする。

【0031】

【課題を解決するための手段】本願の請求項1に係るデータ再生装置は、記録すべきデータを所定のパーシャルレスポンス特性に応じて変調して得られる信号を記録した光ディスクから前記データを再生するデータ再生装置において、前記光ディスクから信号を再生する信号再生手段と、同期クロック信号を生成するクロック信号生成手段と、再生した信号から該クロック信号生成手段からの同期クロック信号に同期してサンプリング値を得るサンプリング手段と、前記同期クロック信号に同期して前記サンプリング手段からのサンプリング値に基づき最尤復号データを検出する最尤復号手段と、前記同期クロック信号と再生信号がサンプリングされるべき時点との位相誤差を検出する位相誤差検出手段と、該位相誤差検出手段にて検出された位相誤差を修正する位相誤差修正手段とを備えることを特徴とする。

【0032】本願の請求項2に係るデータ再生装置は、請求項1において、前記位相誤差検出手段は、再生信号の前エッジの位相誤差と後エッジの位相誤差とを独立に検出し、前記位相誤差修正手段は、各位相誤差を独立に修正するように構成したことを特徴とする。

【0033】本願の請求項3に係るデータ再生装置は、請求項1または2において、前記位相誤差修正手段は、検出された位相誤差の極性に基づいて位相誤差を修正するように構成したことを特徴とする。

【0034】本願の請求項4に係るデータ再生装置は、請求項1、2または3において、前記位相誤差修正手段は、検出された位相誤差の大きさを認識するための閾値レベルを設定していることを特徴とする。

【0035】

【作用】本発明では、位相誤差検出手段にて、同期クロック信号の位相と再生信号をサンプリングすべき点との位相誤差を検出し、最尤復号にエラーが発生していない場合にはそのままその位相誤差により、最尤復号にエラーが発生した場合にはその位相誤差を修正した位相誤差により、サンプリング値を得るサンプリング手段と最尤復号データを得る最尤復号手段との動作を制御する同期クロック信号の位相ずれを補償する。本発明の位相誤差信号検出方式では、最尤復号の検出データが誤った場合でも、同期クロック信号の位相ずれを自動補正するので、エラー伝搬が少なく、エラーレートが向上する。この際、検出した位相誤差の極性及び／または大きさに基づいて、最尤復号時にエラーが発生したか否か、つまり、位相誤差を修正するか否かを判断する。また、立ち上がりエッジ（前エッジ）と立ち下がりエッジ（後エッジ）とを混合して位相誤差を検出して良いし、立ち上

がりエッジ（前エッジ）の位相誤差と立ち下がりエッジ（後エッジ）の位相誤差とを独立的に検出するようにしても良い。

【0036】

【実施例】以下、本発明をその実施例を示す図面に基づいて具体的に説明する。

【0037】（第1実施例）本発明の第1実施例（混合エッジ検出方式）に係るデータ再生装置の全体構成を図1に、また、データ再生装置内の最尤復号器7の内部構成を図2にそれぞれ示す。本発明のデータ再生装置の全体構成及び最尤復号器7の内部構成は基本的には、前述した特願平6-225433号に提案したものと略同じであるが、後述するように最尤復号器7、特に位相誤差検出部25での処理手順が異なっている。

【0038】光ディスク1には、例えば1/7走長制限が行われパーシャルレスポンスクラス1の特性に応じて変調された記録データが記録されている。光ディスク1の下方には、その記録データに対応した再生信号を得る光学ヘッド2が設けられており、光学ヘッド2は、再生信号を増幅器3に出力する。増幅器3は入力された再生信号を増幅して等化器4へ出力する。等化器4は、増幅された再生信号の波形を整形してLPF5に供給する。LPF5は、所定周波数以上の高周波成分を遮断して、低周波域の再生信号をA/D変換器6に出力する。A/D変換器6は、整形された再生信号をサンプリングしそのサンプリングデータ $y_s$ を最尤復号器7に出力する。

【0039】最尤復号器7は、サンプリングデータ $y_s$ に基づいて、最尤復号データ $d$ 、及び位相誤差データ $d_T$ を生成し、最尤復号データ $d$ を復調器8に、位相誤差データ $d_T$ をD/A変換器13にそれぞれ出力する。復調器8は、この最尤復号データ $d$ に対して1/7走長制限復調を行って最終的な再生信号を得る。

【0040】D/A変換器13は、位相誤差データ $d_T$ を位相誤差信号（矩形波信号）に変換し、LPF12に供給する。LPF12は、位相誤差信号を電圧レベルに変換して、VCO13に出力する。VCO13は、データ記録用の同期信号と同じクロック信号を基準クロック信号として生成し、その基準クロック信号の位相を入力された電圧レベルに応じて制御し、制御したクロック信号をA/D変換器6と最尤復号器7とに出力する。A/D変換器6及び最尤復号器7は、このクロック信号に同期して動作する。

【0041】最尤復号器7は、図2に示すように、マージ判定部21と中心値演算部22と基準値演算部23とマージ検出部24と位相誤差検出部25とを有する。これらの中で、マージ判定部21、中心値演算部22、基準値演算部23及びマージ検出部24の動作手順は、基本的に前述した従来例の場合と同様であるが、位相誤差検出部25における動作手順は従来例の場合と異なっている。

【0042】図3、図4、図5、図6、図12は、マージ



判定部21、中心値演算部22、基準値演算部23、マージ検出部24、位相誤差検出部25におけるそれぞれの動作手順を示すフローチャートである。

【0043】マージ判定部21は、図3に示すフローチャートに従って、A/D変換器6からのサンプリングデータ $y_k$ と基準値演算部23からの基準値 $\Delta_k$ とを用いて、当該サンプリングデータ $y_k$ に対するマージ判定を行い、その判定値 $M_k$ を出力する。A/D変換器6から新たなサンプリングデータ（入力データ） $y_k$ を入力すると（ステップS1）、その入力データ $y_k$ と基準値 $\Delta_k$ とを用いて $Z_k = y_k - \Delta_k$ として演算する（ステップS2）。 $Z_k$ の値に応じて+merge、-merge、no mergeを判定する（ステップS3）。-merge( $Z_k < -1$ )のとき判定値 $M_k = (m_{k1}, m_{k2}) = 10$ と設定し（ステップS4）、no merge( $-1 \leq Z_k \leq 1$ )のとき判定値 $M_k = 00$ と設定し（ステップS5）、+merge( $Z_k > 1$ )のとき判定値 $M_k = 01$ と設定する（ステップS6）。そして、設定した判定値 $M_k$ を、基準値演算部23及びマージ検出部24に出力する（ステップS7）。

【0044】中心値演算部22は、図4に示すフローチャートに従って、A/D変換器6からのサンプリングデータ $y_k$ とマージ判定部21からの $Z_k$ とを用いて、再生信号の中心レベルである中心値 $C_{k-1,v}$ を演算する。A/D変換器6から新たなサンプリングデータ（入力データ $y_k$ ）を入力すると（ステップS11）、 $Z_k$ の値を判定する（ステップS12）。そして、 $Z_k$ の値に応じた中心値データ $C_{k,d}$ を演算する。 $Z_k < -2$ の場合には、中心値データ $C_{k,d}$ を $C_{k,d} = y_k + 2$ に従って演算し（ステップS13）、 $-2 \leq Z_k \leq 2$ の場合には、中心値データ $C_{k,d}$ を $C_{k,d} = C_{k-1,v}$ に従って演算し（ステップS14）、 $Z_k > 2$ の場合には、中心値データ $C_{k,d}$ を $C_{k,d} = y_k - 2$ に従って演算する（ステップS15）。次いで、演算された中心値データ $C_{k,d}$ と前回得られている中心値 $C_{k-1,v}$ とを用いて、今回の中心値 $C_{k,v}$ を $C_{k,v} = [(n-1)C_{k-1,v} + C_{k,d}] / n$ に従って演算する（ステップ\*

$$d_k = def_k + der_k$$

$$= (a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2}) + (\overline{a_{k1}} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}})$$

【0048】位相誤差検出部25は、図12に示すフローチャートに従って、A/D変換器6からのサンプリングデータ $y_k$ と中心値演算部22からの中心値 $C_{k,v}$ とマージ検出部24からの最尤復号データ $d_k$ とに基づいて位相誤差データ $dT_k$ を演算する。クロックタイミング $k$ でマージ検出部24から新たな最尤復号データ $d_k$ （前エッジ最尤復号データ $def_k$ （“1”または“0”）及び後エッジ最尤復号データ $der_k$ （“1”または“0”））を入力すると（ステップS71）、前エッジ位相誤差データ $dT_k$ を、前のクロックタイミング $k-1$ にて得られた中心値 $C_{k-1,v}$ 及びサンプリングデータ $y_{k-1}$ と前エッジ最尤復号データ $def_k$ とを用いて、 $d$

\* S16)。

【0045】基準値演算部23は、図5に示すフローチャートに従って、A/D変換器6からのサンプリングデータ $y_k$ とマージ判定部21からの判定値 $M_k$ と中心値演算部22からの中心値 $C_{k-1,v}$ とを用いて、基準値 $\Delta_{k+1}$ を演算する。A/D変換器6から新たなサンプリングデータ（入力データ） $y_k$ を入力すると（ステップS21）、判定値 $M_k$ の値を判定する（ステップS22）そして、判定値 $M_k$ に応じた基準値 $\Delta_{k+1}$ を演算する。判定値 $M_k = 10$  ( $Z_k < -1$ : -merge)の場合、基準値 $\Delta_{k+1} = 2C_{k-1,v} - y_k - 1$ を演算し（ステップS23）、判定値 $M_k = 00$  ( $-1 \leq Z_k \leq 1$ : no merge)の場合、基準値 $\Delta_{k+1} = 2C_{k-1,v} - \Delta_k$ を演算し（ステップS24）、判定値 $M_k = 01$  ( $Z_k > 1$ : +merge)の場合、基準値 $\Delta_{k+1} = 2C_{k-1,v} - y_k + 1$ を演算する（ステップS25）。そして演算した基準値 $\Delta_{k+1}$ をマージ判定部21に出力する（ステップS26）。

【0046】マージ検出部24は、図6に示すフローチャートに従って、マージ判定部21からの判定値 $M_k$ に基づいてサンプリングデータ $y_k$ の-mergeから+mergeへの変化及び+mergeから-mergeへの変化を検出する。マージ判定部21から新たな判定値 $M_k$ を入力すると（ステップS31）、変数 $A_k = (a_{k1}, a_{k2}) \neq (0, 0)$ 、 $(1, 1)$ を定義し、 $M_k$ の値を判定する（ステップS32）。 $M_k = A_k$  (+mergeまたは-mergeで変化なし)及び $M_k = 00$  (no merge)の場合、前回の変数 $A_k$ を変化させないで $A_{k+1} = A_k$ とする（ステップS33）。また、 $M_k \neq A_k$  (+mergeから-mergeへの変化または-mergeから+mergeへの変化)の場合、変数 $A_{k+1}$ を前回の判定値 $M_k$ に設定して $A_{k+1} = M_k$ とする（ステップS34）。そして、最尤復号データ $d_k$ を、以下の式に従って演算して復調器8に出力する（ステップS35）。

【0047】

【数2】

$Tf_k = (C_{k-1,v} - y_{k-1}) \cdot def_k$ にて演算し、また、後エッジ位相誤差データ $dTr_k$ を、前のクロックタイミング $k-1$ にて得られた中心値 $C_{k-1,v}$ 及びサンプリングデータ $y_{k-1}$ と後エッジ最尤復号データ $der_k$ とを用いて、 $dTr_k = (y_{k-1} - C_{k-1,v}) \cdot der_k$ にて演算する（ステップS72）。前エッジ最尤復号データ $def_k$ は、再生信号の前エッジ点（立ち上がり点）のみで“1”となるので、前エッジ位相誤差データ $dTf_k$ は、前エッジ点での再生信号の中心値とサンプリングデータとの差に対応することになる。また、同様に、後エッジ位相誤差データ $dTr_k$ は、後エッジ点（立ち下がり点）での再生信号の中心値とサンプリング

データとの差に対応する。そして、位相誤差データ  $dT_k$  を、上記前エッジ位相誤差データ  $dT_{f,k}$  と後エッジ位相誤差データ  $dT_{r,k}$  との和によって求める(ステップS73)

【0049】求められた位相誤差データ  $dT_k$  からSIGN関数を用いてその極性  $Po_k$  を計算する(ステップS74)。次に、この極性  $Po_k$  と1クロック前の極性  $Po_{k-1}$  とを乗算して位相誤差データの極性変化を求め、乗算値が0以上であるか否かを判定する(ステップS75)。図13は、この極性変化の真理値パターンを示す表である。その乗算値が0以上である場合には、得られた位相誤差データ  $dT_k$  をD/A変換器11に出力する(ステップS78)。一方、その乗算値が0未満である場合には、得られた位相誤差データ  $dT_k$  の絶対値と所定の閾値レベル  $dT$  との大小を比較する(ステップS76)。位相誤差データ  $dT_k$  の絶対値が閾値レベル  $dT$  以下である場合には、得られた位相誤差データ  $dT_k$  をD/A変換器11に出力する(ステップS78)。一方、 $dT_k$  の絶対値が  $dT$  より大きい場合には、今回の極性  $Po_k$  を前回の極性  $Po_{k-1}$  に設定( $Po_k = Po_{k-1}$ )した後(ステップS77)、位相誤差データ  $dT_k$  を出力せずにリターンする。

【0050】図12に示すフローチャートにおいて、 $Po_k \times Po_{k-1}$  の符号、及び、位相誤差データ  $dT_k$  の大きさによって、今回及び前回の位相誤差データの組み合わせは3種類のパターンに分類される。図14は、この3種類のパターンを示す図である。図14(a)は、ステップS75でNO( $Po_k \times Po_{k-1} < 0$ )、更にステップS76でもNO( $|dT_k| > dT$ )となるパターン例であり、クロックタイミング  $k-1$  から  $k$  で極性が変化し、かつ閾値レベルを超える。これは、エラーにより検出した最尤復号データがずれた場合に相当する。このとき、クロックタイミング  $k$  での極性  $Po_k$  にクロックタイミング  $k-1$  での極性  $Po_{k-1}$  を代入し、位相誤差データを出力しないで、次のクロックの処理になる。従って、検出データにエラーが発生しても、次の検出データにエラーが伝搬しない。

【0051】図14(b)は、ステップS75でNO( $Po_k \times Po_{k-1} < 0$ )となり、ステップS76でYES( $|dT_k| \leq dT$ )となるパターン例であり、極性は変化するが閾値レベルを超えない。この場合には、そのまま位相誤差データ  $dT_k$  を出力し、次のクロックへ移る。図14(c)は、ステップS75でYES( $Po_k \times Po_{k-1} \geq 0$ )となるパターン例であり、この場合には、同じ極性であるため閾値レベルとの大小には関係なく、そのまま位相誤差データ  $dT_k$  を出力し、次のクロックへ移る。

【0052】以上のように本発明例では、従来例と同様に、最尤復号器7においてサンプリング値  $y_k$  と最尤復号データ  $d$  と再生信号の中心値  $C_{k-1}$  とから位相誤差

データ  $dT_k$  を検出し、検出した位相誤差データ  $dT_k$  を用いてPLL系にて同期クロックの位相ずれを補償しているが、その位相誤差データ  $dT_k$  の極性変化及び大きさに基づいて、検出した位相誤差データ  $dT_k$  をPLL系に供給するか否かを制御している。

【0053】図15は、本発明例における位相誤差検出部25の構成例を示す図である。位相誤差検出部25は、第1シフトレジスタ251、第2シフトレジスタ252、定数設定器253、第1減算器254、第2減算器255、第1セレクトラ256、第1比較器257、第2比較器258、第2セレクトラ259、第3セレクトラ260、第3シフトレジスタ261、EXOR回路262、4個のAND回路263、264、265、266、第4セレクトラ267、データビット抽出器268を備えている。

【0054】図16は、図15における第1比較器257及び第2比較器258における入出力特性を示す図である。2つの入力値  $a$ 、 $b$  が入力されると、両入力値  $a$ 、 $b$  の大小が比較され、その大小関係に応じて各1ビットの出力データ  $c$ 、 $d$ 、 $e$  が出力される。

【0055】第1シフトレジスタ251には中心値演算部22からの中心値  $C_{k-1}$  が次のクロックタイミングまで保持される。第2シフトレジスタ252にはA/D変換器6でのサンプリング値  $y_k$  が次のクロックタイミングまで保持される。第1減算器254は第1シフトレジスタ251からの中心値  $C_{k-1}$  から第2シフトレジスタ252からのサンプリング値  $y_{k-1}$  を減算する。前エッジ点に対応したクロックタイミングにてこの第1減算器254から出力される値は、図12のステップS72に示されるように演算された前エッジ位相誤差データ  $dT_{f,k}$  となる。第2減算器255は第2シフトレジスタ252からのサンプリング値  $y_{k-1}$  から第1シフトレジスタ251からの中心値  $C_{k-1}$  を減算する。後エッジ点に対応するクロックタイミングにてこの第2減算器255から出力される値は、図12のステップS72に示されるように演算された後エッジ位相誤差データ  $dT_{r,k}$  となる。定数設定器253には、例えば、定数値"0"が予め設定されている。

【0056】第1セレクトラ256は3つの入力端子A、B、Cを有している。定数設定器253に設定された定数値"0"が入力端子Aに、第1減算器254からの値が入力端子Bに、第2減算器255からの値が入力端子Cに夫々供給されている。第1セレクトラ256は3つの入力端子A、B、Cから、図17(a)の表に従って前エッジ最尤復号データ  $d_{ef,k}$ 、及び後エッジ最尤復号データ  $d_{er,k}$  に対応した入力端子を選択する。即ち、再生信号の前エッジ点に対応したクロックタイミングでは( $d_{ef,k} = "1"$ 、 $d_{er,k} = "0"$ )前エッジ位相誤差データ  $dT_{f,k}$  が、再生信号の後エッジ点に対応したクロックタイミングでは( $d_{ef,k} = "0"$ 、 $d_{er,k} = "1"$ )後エッジ位相誤差データ  $dT_{r,k}$  が、また、再生信号の前エッジ点及び後エッジ点以外の点に対応したクロックタイミングでは( $d_{ef,k} = "0"$ 、 $d_{er,k}$

、＝“0”）定数値“0”が、第1セレクタ256からそれぞれ出力される。

【0057】第1セレクタ256からの出力値は、第4セレクタ267と第1比較器257とデータビット抽出器268とに入力される。第4セレクタ267は2つの入力端子H、Iを有しており、定数設定器253に設定された定数値“0”が入力端子Hに、第1セレクタ256からの出力値が入力端子Iに夫々供給されている。また、後述するAND回路266の出力値が第4セレクタ267に10 入力される。そして、図17(d)の表に従って、AND回路266の出力が“1”である場合に入力端子Hへの入力値が選択され、その出力が“0”である場合に入力端子Iへの入力値が選択されて、D/A変換器11に出力される。

【0058】第1比較器257には、入力値aとして第1セレクタ256からの出力値が、入力値bとして定数値“0”が夫々入力され、両者の値の大小が比較されて、その比較結果に応じて、1ビットの出力値dが第2セレクタ259及びEXOR回路262に出力され、1ビットの出力値eが第3セレクタ260及びAND回路263に出力される。図18は、位相誤差データの極性変化の真理値バタ 20 ーンを示す図13の表に対応して第1比較器257からの出力値e、dを示す表である。

【0059】第2セレクタ259は2つの入力端子D、Eを有しており、第1比較器257からの1ビットの出力値dが入力端子Dに、後段の第3シフトレジスタ261からの出力値dが入力端子Eに夫々供給されている。また、AND回路266の出力値が第2セレクタ259に15 入力される。そして、図17(b)の表に従って、AND回路266の出力が“0”である場合に入力端子Dへの入力値が選択され、その出力が“1”である場合に入力端子Eへの入力値が選択されて、第3シフトレジスタ261に出力される。同様に、第3セレクタ260は2つの入力端子F、Gを有しており、第1比較器257からの1ビットの出力値eが入力端子Fに、後段の第3シフトレジスタ261からの出力値eが入力端子Gに夫々供給されている。また、AND回路266の出力値が第3セレクタ260に16 入力される。そして、図17(c)の表に従って、AND回路266の出力が“0”である場合に入力端子Fへの入力値が選択され、その出力が“1”である場合に入力端子Gへの入力値が選択されて、第3シフトレジスタ261に40 出力される。

【0060】EXOR回路262は、第1比較器257からの出力値dと第3シフトレジスタ261からの出力値dとのEXORを求めてAND回路264に出力する。AND回路263は、第1比較器257からの出力値eと第3シフトレジスタ261からの出力値eとのANDを求めてAND回路265に出力する。

【0061】ところで、例えば第1セレクタ256からの出力値を8ビットであるとし、その内最上位ビット(MSB)は符号(正、負)を示すビットであり残りの7ビ 50

ットでそのレベルの大きさを示している。データビット抽出器268は、この8ビットの第1セレクタ256からの出力値からMSBを除いて7ビットのデータビットのみを抽出し、第2比較器258に出力する。第2比較器258には、入力値aとしてデータビット抽出器268からの出力値が、入力値bとして閾値レベルdT。が夫々入力され、両者の値の大小が比較されて、その比較結果に応じて、1ビットの出力値cがAND回路264に出力され、1ビットの出力値dがAND回路265に出力される。

【0062】AND回路264は、EXOR回路262からの出力値と第2比較器258からの出力値cとのANDを求めてAND回路266に出力する。AND回路265は、AND回路263からの出力値と第2比較器258からの出力値dとのANDを求めてAND回路266に出力する。AND回路266は、AND回路264からの出力及びAND回路265からの出力のANDを求めて、第2セレクタ259と第3セレクタ260と第4セレクタ267とに出力する。

【0063】次に、全体の動作について簡単に説明する。光学ヘッド2にて光ディスク1から得られた最尤復号に対応したバーチャルレスポンス特性の再生信号が、増幅器3、等化器4、LPF5を経由して、A/D変換器6に供給される。A/D変換器6にてVCO13からのクロック信号に同期して再生信号のサンプリング値が得られ、得られたサンプリング値は最尤復号器7に供給される。最尤復号器7ではそのマージ判定部21、中心値演算部22、基準値演算部23、マージ検出部24にて、図3、図4、図5、図6のフローチャートに従った処理が行われて、最尤復号データd<sub>u</sub>が得られ、得られた最尤復号データd<sub>u</sub>が復調器8に出力される。なお、この最尤復号器7における動作もVCO13からのクロック信号に同期して行われる。

【0064】また、最尤復号器7ではその位相誤差検出部25にて、図12のフローチャートに従った処理が行われて、位相誤差データdT<sub>u</sub>が得られ、得られた位相誤差データdT<sub>u</sub>がD/A変換器11に出力される。その位相誤差データdT<sub>u</sub>はD/A変換器11にて位相誤差信号に変換される。位相誤差信号はLPF12によって更に電圧レベルに変換される。そして、変換されたその電圧レベルに応じてVCO13にて基準クロック信号の位相が調整され、調整後のクロック信号がA/D変換器6及び最尤復号器7に供給される。

【0065】このクロック信号に同期して、上述したA/D変換器6でのサンプリング動作と、最尤復号器7での最尤復号データd<sub>u</sub>及び位相誤差データdT<sub>u</sub>の検出動作が行われる。復調器8に供給された最尤復号データd<sub>u</sub>は、1/7走長制限復調が行われて元の記録データが再生される。

【0066】(第2実施例) 本発明の第2実施例(前後エッジ独立検出方式)に係るデータ再生装置の全体構成

を図9に示す。本発明のデータ再生装置の全体構成は基本的には、前述した特願平6-225433号に提案したものと略同じであるが、後述するように最尤復号器7a、7b、特に位相誤差検出部25での処理手順が異なっている。

【0067】図9はこのような前後エッジ独立検出方式における再生系の構成図である。図9において図1と同一番号を付した部分は同一部分を示している。A/D変換器6a、最尤復号器7a、D/A変換器11a、L P F 12a、V C O 13aにて前エッジにおける最尤復号データ検出系を構成し、A/D変換器6b、最尤復号器7b、D/A変換器11b、L P F 12b、V C O 13bにて後エッジにおける最尤復号データ検出系を構成している。A/D変換器6a、6b、D/A変換器11a、11b、L P F 12a、12b、V C O 13a、13bは、それぞれ、前述した図1に示す構成におけるA/D変換器6、D/A変換器11、L P F 12、V C O 13と実質的に同じものである。

【0068】また、最尤復号器7a、7bの構成も、前述した図1における最尤復号器7の構成(図2参照)と同様である。但し、図9に示す例では、前エッジと後エッジとで独立に対応している。従って、前エッジ系の最尤復号器7aでは、マージ検出部24から前エッジ最尤復号データdef<sub>k</sub>が出力され、位相誤差検出部25から前エッジ位相誤差データdTf<sub>k</sub>が出力される。一方、後エッジ系の最尤復号器7bでは、マージ検出部24から後エッジ最尤復号データder<sub>k</sub>が出力され、位相誤差検出部25から後エッジ位相誤差データdTr<sub>k</sub>が出力される。

【0069】図19、図20はそれぞれ前エッジ系、後エッジ系の位相誤差検出部25における動作手順を示すフローチャートである。図19に示す前エッジ系の位相誤差検出では、新たな前エッジ最尤復号データdef<sub>k</sub>を入力すると(ステップ81)、前エッジ位相誤差データdTf<sub>k-1</sub>を $dTf_k = (C_{k-1,1,1} - y_{k-1}) \cdot def_k$ にて演算する(ステップ82)。次に、求められた前エッジ位相誤差データdTf<sub>k</sub>からSIGN関数を用いてその極性Por<sub>k</sub>を計算する(ステップ83)。次に、この極性Por<sub>k</sub>と1クロック前の極性Por<sub>k-1</sub>とを乗算して位相誤差データの極性変化を求め、乗算値が0以上であるかを判定する(ステップ84)。その乗算値が0以上である場合には、得られた前エッジ位相誤差データdTf<sub>k</sub>をD/A変換器11aに出力する(ステップ87)。一方、その乗算値が0未満である場合には、得られた前エッジ位相誤差データdTf<sub>k</sub>の絶対値と所定の閾値レベルdTと、との大小を比較する(ステップ85)。前エッジ位相誤差データdTf<sub>k</sub>の絶対値が閾値レベルdT以下である場合には、得られた前エッジ位相誤差データdTf<sub>k</sub>をD/A変換器11aに出力する(ステップ87)。一方、dTf<sub>k</sub>の絶対値がdTより大きい場合には、今回の極性Por<sub>k</sub>を前回の極性Por<sub>k-1</sub>に設定(Por<sub>k</sub> = Por<sub>k-1</sub>)した後(ステップ86)、前エッジ位相誤差データdTf<sub>k</sub>を出力せ

ずにリターンする。

【0070】一方、図20に示す後エッジ系の位相誤差検出では、新たな後エッジ最尤復号データder<sub>k</sub>を入力すると(ステップ91)、後エッジ位相誤差データdTr<sub>k-1</sub>を $dTr_k = (y_{k-1} - C_{k-1,1,1}) \cdot der_k$ にて演算する(ステップ92)。次に、求められた後エッジ位相誤差データdTr<sub>k</sub>からSIGN関数を用いてその極性Por<sub>k</sub>を計算する(ステップ93)。次に、この極性Por<sub>k</sub>と1クロック前の極性Por<sub>k-1</sub>とを乗算して位相誤差データの極性変化を求め、乗算値が0以上であるかを判定する(ステップ94)。その乗算値が0以上である場合には、得られた後エッジ位相誤差データdTr<sub>k</sub>をD/A変換器11bに出力する(ステップ97)。一方、その乗算値が0未満である場合には、得られた後エッジ位相誤差データdTr<sub>k</sub>の絶対値と所定の閾値レベルdTと、との大小を比較する(ステップ95)。後エッジ位相誤差データdTr<sub>k</sub>の絶対値が閾値レベルdT以下である場合には、得られた後エッジ位相誤差データdTr<sub>k</sub>をD/A変換器11bに出力する(ステップ97)。一方、dT<sub>k</sub>の絶対値がdTより大きい場合には、今回の極性Por<sub>k</sub>を前回の極性Por<sub>k-1</sub>に設定(Por<sub>k</sub> = Por<sub>k-1</sub>)した後(ステップ96)、後エッジ位相誤差データdTr<sub>k</sub>を出力せずにリターンする。

【0071】両最尤復号器7a、7bからの前エッジ最尤復号データdef<sub>k</sub>、後エッジ最尤復号データder<sub>k</sub>は、例えばFIFOメモリを利用して構成されている合成器9に、前エッジ最尤復号データdef<sub>k</sub>がV C O 13aからの前エッジクロック信号に同期し、また、後エッジ最尤復号データder<sub>k</sub>がV C O 13bからの後エッジクロック信号に同期して、入力される。そして、前エッジ最尤復号データdef<sub>k</sub>及び後エッジ最尤復号データder<sub>k</sub>が前エッジクロック信号または後エッジクロック信号の何れかに同期して交互に合成器9から読み出されて合成した最尤復号データd<sub>k</sub>となる。その合成データd<sub>k</sub>は、図1に示す例と同様に、復調器8にて元の記録信号に復調される。

【0072】なお、上述した実施例では、最尤復号時にエラーが発生した場合には、位相誤差検出部25から位相誤差データを出力しないように構成して、復号エラーが伝搬しないようにしている。これに限らず、最尤復号にエラーが発生した場合には、前回の位相誤差データを再び出力するようにしても、復号エラーの伝搬を防ぐことができる。このような場合には、図15に示す回路において、第4セレクト267の出力を次のクロックタイミングまで保持するシフトレジスタを設け、第4セレクト267の入力端子Hに定数設定器253の設定値“0”でなくこのシフトレジスタの出力値を入力する構成とし、前述の例と同様に、AND回路266の出力値に応じて第4セレクト267の入力端子H、Iを選択するようにすれば実現

可能である。

【0073】また、上述した実施例では、検出した位相誤差データに基づいてのみ同期用のクロック信号の位相ずれを補償する場合について説明したが、本発明は、これに限らず、位相誤差データを利用するすべての場合についての適用が可能である。例えば、アナログの再生信号を2値化回路でスライス検出して得られる同期用信号に検出した位相誤差信号を加算した信号にて、クロック信号の位相ずれを補償するような再生系にも本発明は適用可能である。また、アナログの再生信号を2値化回路でスライス検出して得られる同期用信号と、検出した位相誤差信号とを切り換えて、何れかの信号にてクロック信号の位相ずれを補償するような再生系にも本発明を適用できる。

【0074】

【発明の効果】以上説明したように、本発明によれば、同期用のクロック信号に理想のサンプリング点からの位相誤差が発生してもPLL回路系によってキャンセルされるので、常に最適な位置で再生信号をサンプリングできて、最尤復号を正しく行えると共に、最尤復号時にエラーが発生してもその復号エラーがクロック信号に影響して復号エラーが伝搬することを抑える効果がある。

【0075】従来例では、雑音、エッジシフト、媒体欠陥等で復号データが誤った場合、位相誤差信号が位相ずれを増長する方向に働いてエラーが伝搬する問題があったが、その様な場合でも本発明では、クロック信号の位相ずれを自動補正するので、エラー伝搬が少なく、エラーレートを上させ、量産において位相調整が不要なために容易に量産できる効果がある。。

【図面の簡単な説明】

【図1】最尤復号による光ディスクの再生系（前後エッジ混合）の構成図である。

【図2】再生系における最尤復号器の内部構成図である。

【図3】最尤復号器のマージ判定部の動作手順を示すフローチャートである。

【図4】最尤復号器の中心値演算部の動作手順を示すフローチャートである。

【図5】最尤復号器の基準値演算部の動作手順を示すフローチャートである。

【図6】最尤復号器のマージ検出部の動作手順を示すフローチャートである。

【図7】最尤復号器の位相誤差検出部の従来の動作手順

を示すフローチャートである。

【図8】位相誤差制御電圧の発生例を示す図である。

【図9】最尤復号による光ディスクの再生系（前後エッジ独立）の構成図である。

【図10】位相誤差検出部の従来の動作手順を示すフローチャートである。

【図11】従来の位相誤差制御の問題点を説明するための図である。

【図12】最尤復号器の位相誤差検出部の本発明の動作手順を示すフローチャートである。

【図13】位相誤差の極性判定を示す図表である。

【図14】時系列的に隣合う位相誤差データ例を示す図である。

【図15】最尤復号器における位相誤差検出部の内部構成図である。

【図16】位相誤差検出部における比較器の入出力関係を示す図である。

【図17】位相誤差検出部におけるセレクトタの選択パターンを示す図である。

【図18】位相誤差の極性判定における論理値を示す図表である。

【図19】位相誤差検出部の本発明の動作手順を示すフローチャートである。

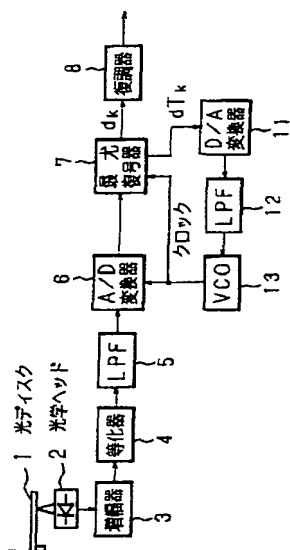
【図20】位相誤差検出部の本発明の動作手順を示すフローチャートである。

【符号の説明】

- 1 光ディスク
- 2 光学ヘッド
- 3 増幅器
- 4 等化器
- 5 ローパスフィルタ（LPF）
- 6, 6a, 6b A/D変換器
- 7, 7a, 7b 最尤復号器
- 8 復調器
- 9 合成器
- 11, 11a, 11b D/A変換器
- 12, 12a, 12b ローパスフィルタ（LPF）
- 13, 13a, 13b 電圧制御発振器（VCO）
- 21 マージ判定部
- 22 中心値演算部
- 23 基準値演算部
- 24 マージ検出部
- 25 位相誤差検出部

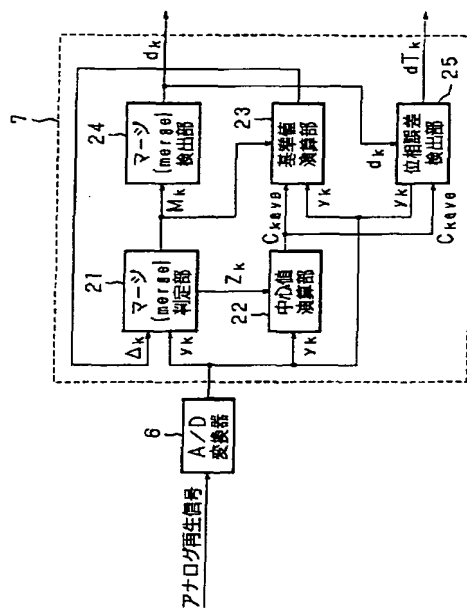
【図1】

最尤復号による光ディスクの再生系（前後エッジ混合）の構成図



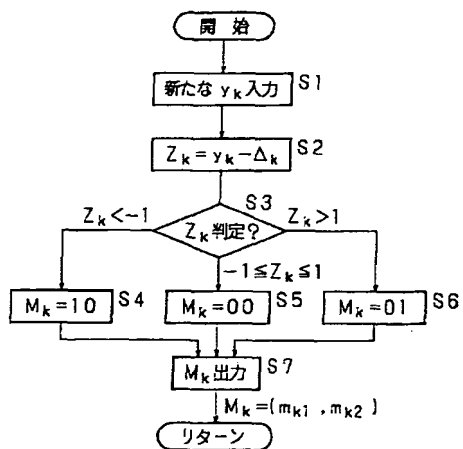
【図2】

再生系における最尤復号器の内部構成図



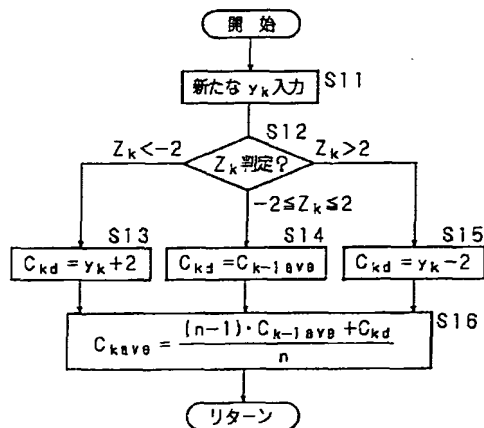
【図3】

最尤復号器のマージ判定部の動作手順を示すフローチャート



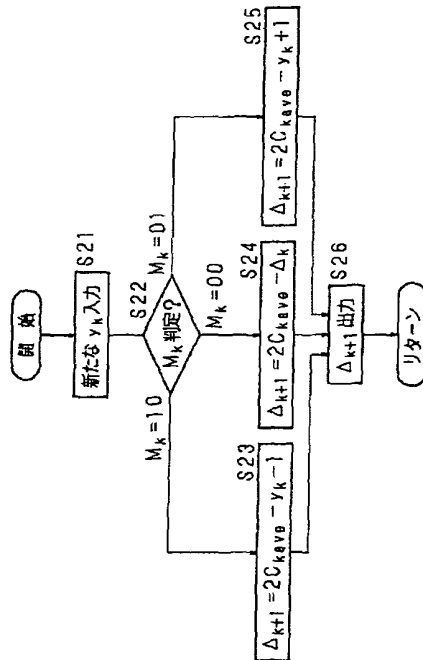
【図4】

最尤復号器の中心値演算部の動作手順を示すフローチャート



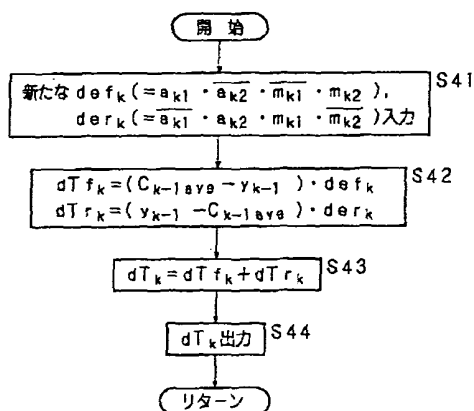
【図5】

最尤復号器の基準値演算部の動作手順を示すフローチャート



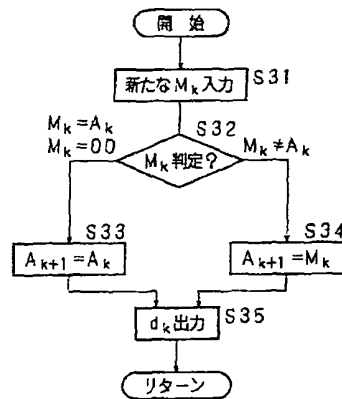
【図7】

最尤復号器の位相誤差検出部の従来の動作手順を示すフローチャート



【図6】

最尤復号器のマージ検出部の動作手順を示すフローチャート



$$A_k = (a_{k1}, a_{k2}) \neq (0,0), (1,1)$$

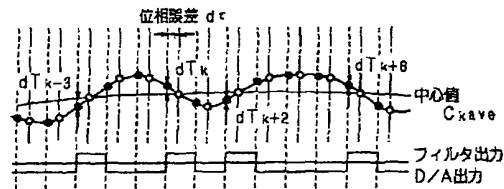
$$M_k = (m_{k1}, m_{k2})$$

$$d_k = \frac{a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2}}{+ (a_{k1} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}})}$$

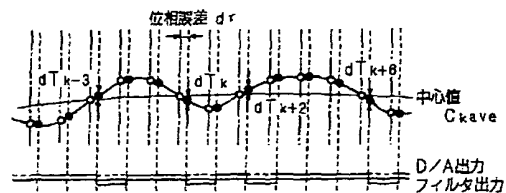
【図8】

位相誤差制御電圧の発生例を示す図

(a) 位相誤差が+方向に発生した場合

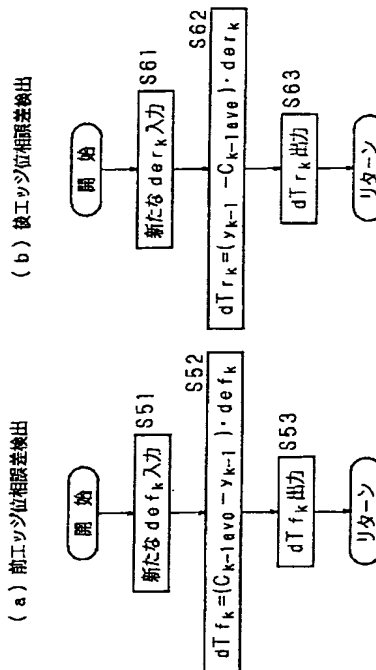


(b) 位相誤差が-方向に発生した場合



【圖 10】

位相誤差検出部の従来の動作手順を示すフローチャート



【圖 16】

位相誤差検出部における比較器の入出力関係を示す図

257.258

$a > b$   
 $a = b$   
 $a < b$

	c	d	e
$a > b$	1	1	0
$a = b$	0	0	0
$a < b$	0	1	1

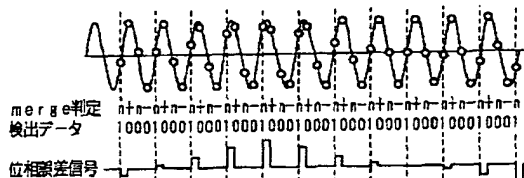
( 0 : 位相誤差なし  
1 : プラス位相誤差  
-1 : マイナス位相誤差 )



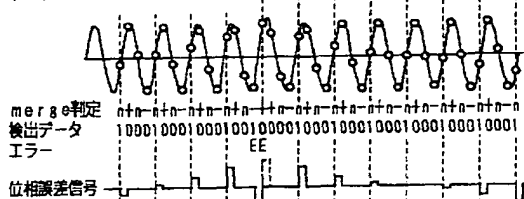
【図11】

従来の位相誤差制御の問題点を説明するための図

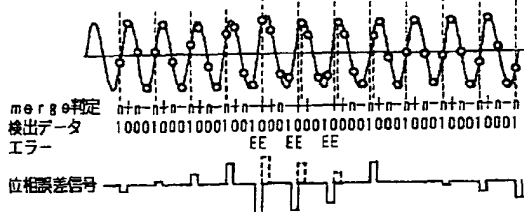
(a) 正常な場合



(b) エラーが発生した場合



(c) VCO電圧が振られた場合



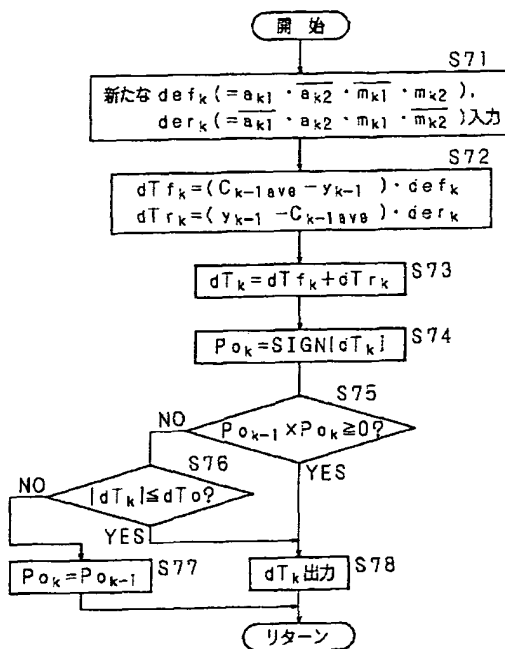
【図18】

位相誤差の極性判定における論理値を示す図表

$P_{o,k-1}$	$P_{o,k}$	$P_{o,k-1} \times P_{o,k}$	位相誤差変化
00	00	00	なし
00	01	00	なし→プラス
00	11	10	なし→マイナス
01	00	00	プラス→なし
01	01	01	同極性
01	11	11	異極性
11	00	10	マイナス→なし
11	01	11	異極性
11	11	01	同極性

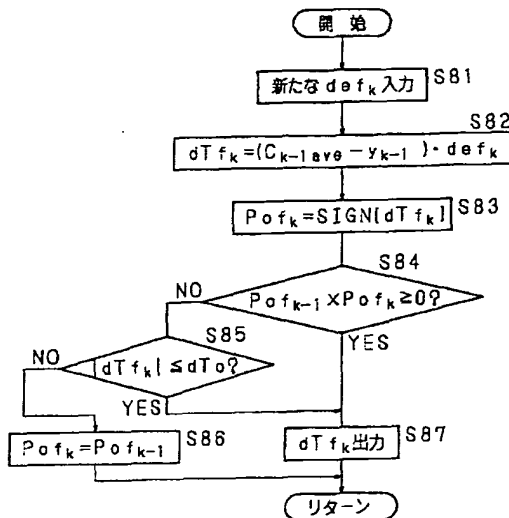
(00,10: 位相誤差なし  
01: プラス位相誤差  
11: マイナス位相誤差)

【図12】

最尤復号器の位相誤差検出部の  
本発明の動作手順を示すフローチャート

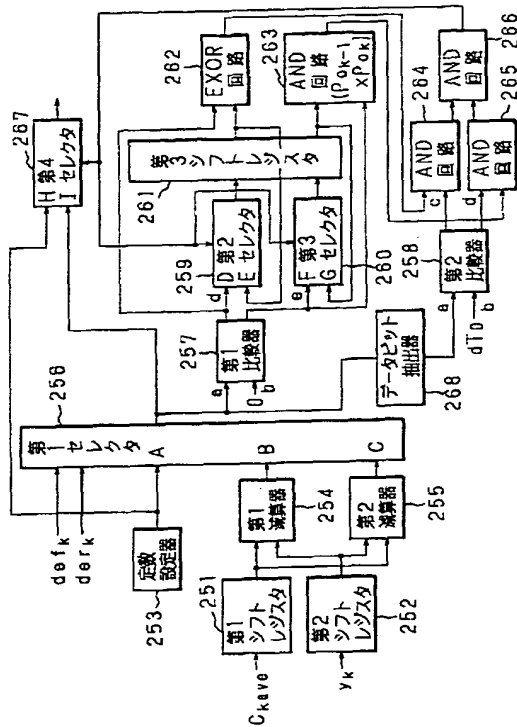
【図19】

位相誤差検出部の本発明の動作手順を示すフローチャート



【圖15】

最尤復号器における位相誤差検出部の内部構成図



【図17】

位相誤差検出部におけるセレクタの選択パターンを示す図

第1セレクタ 256

def <sub>k</sub>	der <sub>k</sub>	選択入力端子
0	0	A
1	0	B
0	1	C

(a)

第2セレクタ 259

AND回路 266の出力	選択入力端子
0	D
1	E

(b)

第3セレクタ 260

AND回路 266の出力	選択入力端子
0	F
1	G

(c)

第4セレクタ 267

AND回路 266の出力	選択入力端子
0	I
1	H

(d)

【図20】

位相誤差検出部の本発明の動作手順を示すフローチャート

